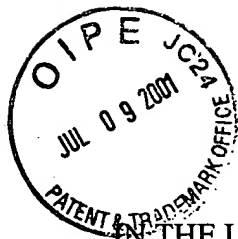


I hereby certify that this correspondence is being deposited with the United States Postal Service as First Class Mail in an envelope addressed to:  
Assistant Commissioner for Patents, Washington, D.C. 20231, on: July 5, 2001

MARYLEE JENKINS

July 5, 2001

Date of Signature



RECEIVED  
JUL 11 2001  
Technology Center 2600

PATENT  
B208-1118

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Yasuyuki Tanaka et al.  
Serial No. : 09/760,154  
For : REPRODUCING APPARATUS  
Filed : January 12, 2001  
Art Unit : 2615

Assistant Commissioner for Patents  
Washington, D.C. 20231

Sir :

CLAIM TO BENEFIT OF 35 U.S.C. § 119  
AND FILING OF PRIORITY DOCUMENTS

Claim is made herein to the benefit of 35 U.S.C. § 119 for the filing dates of the following Japanese Patent Application Nos.: 2000-015713 (filed January 25, 2000) and 2000-051097 (filed February 28, 2000). Certified copies of these documents are enclosed.

Dated: July 5, 2001

Respectfully submitted,

ROBIN, BLECKER & DALEY  
330 Madison Avenue  
New York, New York 10017  
T (212) 682-9640

Marylee Jenkins  
Registration No. 37,645  
An Attorney of Record

CFT 45-20  
US



本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application:

2000年 2月28日

出 願 番 号  
Application Number:

特願2000-051097

出 願 人  
Applicant (s):

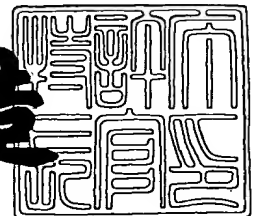
キヤノン株式会社

RECEIVED  
JUL 11 2001  
Technology Center 2600

2001年 2月16日

特 許 庁 長 官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2001-3008518

【書類名】 特許願

【整理番号】 4174100

【提出日】 平成12年 2月28日

【あて先】 特許庁長官 近藤 隆彦 殿

【国際特許分類】 G11B 20/10

【発明の名称】 再生装置及びその方法

【請求項の数】 22

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号キャノン株式会社  
内

【氏名】 内藤 達也

【特許出願人】

【識別番号】 000001007

【住所又は居所】 東京都大田区下丸子3丁目30番2号

【氏名又は名称】 キャノン株式会社

【代表者】 御手洗 富士夫

【電話番号】 03-3758-2111

【代理人】

【識別番号】 100090538

【住所又は居所】 東京都大田区下丸子3丁目30番2号キャノン株式会社  
内

【弁理士】

【氏名又は名称】 西山 恵三

【電話番号】 03-3758-2111

【選任した代理人】

【識別番号】 100096965

【住所又は居所】 東京都大田区下丸子3丁目30番2号キャノン株式会  
社内

【弁理士】

【氏名又は名称】 内尾 裕一

【電話番号】 03-3758-2111

【選任した代理人】

【識別番号】 100110009

【住所又は居所】 東京都大田区下丸子3丁目30番2号キャノン株式会社  
社内

【弁理士】

【氏名又は名称】 青木 康

【電話番号】 03-3758-2111

【選任した代理人】

【識別番号】 100069877

【住所又は居所】 東京都大田区下丸子3丁目30番2号キャノン株式会社  
社内

【弁理士】

【氏名又は名称】 丸島 儀一

【電話番号】 03-3758-2111

【手数料の表示】

【予納台帳番号】 011224

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9908388

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 再生装置及びその方法

【特許請求の範囲】

【請求項 1】 情報信号を再生する再生手段と、  
前記再生手段により再生された情報信号を等化する等化手段と、  
第 1 の制御方法と第 2 の制御方法とを選択的に用いて前記等化手段の等化特性を制御する制御手段とを備える再生装置。

【請求項 2】 前記制御手段は経過時間に応じて前記第 1 の制御方法と前記第 2 の制御方法を選択することを特徴とする請求項 1 記載の再生装置。

【請求項 3】 前記再生手段は多数のヘリカルトラックが形成された記録媒体から前記情報信号を再生し、前記制御手段は前記記録媒体の再生トラック数に応じて前記第 1 の制御方法と前記第 2 の制御方法を選択することを特徴とする請求項 1 記載の再生装置。

【請求項 4】 前記等化手段により等化された情報信号中のエラーを検出するエラー検出手段を備え、前記制御手段は第 1 の制御方法においては前記情報信号中のエラーに応じて前記等化特性を制御することを特徴とする請求項 1 記載の再生装置。

【請求項 5】 前記エラー訂正手段は前記エラーを示すエラーフラグを発生し、前記制御手段は前記第 1 の制御方法においては前記エラーフラグを所定期間カウントしたカウント結果に応じて前記等化特性を制御することを特徴とする請求項 4 記載の再生装置。

【請求項 6】 前記制御手段は前記第 2 の制御方法においては前記等化手段により等化された情報信号の波形に関する情報に応じて前記等化特性を制御することを特徴とする請求項 1 記載の再生装置。

【請求項 7】 前記等化手段より出力された情報信号からデジタル信号を検出する検出手段を備え、前記制御手段は前記第 2 の制御方法においては前記検出手段に入力される信号と前記検出手段より出力されるデジタル信号とを用いて前記等化手段の等化特性を制御することを特徴とする請求項 6 記載の再生装置。

【請求項 8】 前記制御手段は、前記検出手段に入力される情報信号と前記

検出手段より出力される検出結果とを乗算する乗算手段と、前記乗算手段の乗算結果を積分する積分手段とを有し、前記積分手段の出力に応じて前記等化手段の等化特性を制御することを特徴とする請求項 7 記載の再生装置。

【請求項 9】 前記乗算手段は、前記検出手段の検出結果のうち所定サンプルの検出結果及びこの所定サンプルの前後の  $n$  サンプルの検出結果と、前記所定サンプルの検出結果に対応する前記再生情報信号とをそれぞれ乗算する  $2n + 1$  個の乗算器を有し、前記積分手段は前記  $2n + 1$  個の乗算器の出力を積分する  $2n + 1$  個の積分器を有することを特徴とする請求項 8 記載の再生装置。

【請求項 10】 前記等化手段は第 1 の周波数帯域の群遅延特性を制御する第 1 の群遅延制御回路と、前記第 1 の周波数帯域よりも低い第 2 の周波数帯域の群遅延特性を制御する第 2 の群遅延制御回路とを有し、前記制御手段は、前記所定サンプルの  $n/2$  サンプル前後のサンプルの前記積分結果に応じて前記第 1 の群遅延制御回路の群遅延特性を制御し、前記所定サンプルの  $n$  サンプル前後のサンプルの前記積分結果に応じて前記第 2 の群遅延制御回路の群遅延特性を制御することを特徴とする請求項 9 記載の再生装置。

【請求項 11】 前記等化手段の出力をサンプリングし、1 サンプル複数ビットのデジタル信号に変換する A/D 変換器を備え、前記検出手段は前記 A/D 変換器から出力された信号を 3 値検出するデコーダを有することを特徴とする請求項 7 記載の再生装置。

【請求項 12】 前記等化手段は、第 1 の周波数帯域の群遅延を制御する第 1 の群遅延等化回路と、前記第 1 の周波数よりも低い第 2 の周波数帯域の群遅延を制御する第 2 の群遅延等化回路とを有し、前記第 1 の群遅延等化回路の群遅延特性と前記第 2 の群遅延等化回路の群遅延特性とを独立に制御することを特徴とする請求項 1 記載の再生装置。

【請求項 13】 前記第 1 の群遅延制御回路と前記第 2 の群遅延制御回路はそれぞれ、オールパスフィルタを含むことを特徴とする請求項 12 記載の再生装置。

【請求項 14】 前記再生手段は磁気記録媒体から前記情報信号を再生することを特徴とする請求項 1 記載の再生装置。

【請求項 1 5】 前記等化手段は積分等化回路と群遅延等化回路とを含み、前記制御手段は更に、前記積分等化回路の等化特性と前記群遅延等化回路の等化特性とを制御することを特徴とする請求項 1 記載の再生装置。

【請求項 1 6】 前記等化手段により等化された再生情報信号から 1 サンプル 1 ビットのデジタル信号を検出するデータ検出手段と、前記検出手段の出力に所定の処理を施す信号処理手段とを備えたことを特徴とする請求項 1 記載の再生装置。

【請求項 1 7】 前記情報信号は符号化された画像信号を含み、前記信号処理手段は前記画像信号を復号する復号手段を含むことを特徴とする請求項 1 6 記載の再生装置。

【請求項 1 8】 前記データ検出手段はビタビアルゴリズムを用いて前記 1 サンプル 1 ビットのデジタル信号を検出することを特徴とする請求項 1 6 記載の再生装置。

【請求項 1 9】 前記情報信号は P R 4 プリコードされており、前記等化手段により等化された情報信号を P R 4 デコードするデコーダを備え、前記検出手段は前記デコーダから出力される情報信号からデジタル信号を検出することを特徴とする請求項 1 記載の再生装置。

【請求項 2 0】 情報信号を再生する再生手段と、  
前記再生手段により再生された情報信号を等化する等化手段と、  
前記等化手段により等化された情報信号中のエラーを検出するエラー検出手段と、  
前記エラー検出手段の検出結果を用いて前記等化手段の等化特性を制御する第 1 の制御方法と前記エラー検出手段の検出結果を用いることなく前記等化手段の等化特性を制御する第 2 の制御方法とを選択的に用いて前記等化手段の等化特性を制御する制御手段とを備える再生装置。

【請求項 2 1】 再生動作を指示する指示手段を備え、  
前記制御手段は前記指示手段による再生指示から所定期間の間は前記第 2 の制御方法を用いて前記等化特性を制御し、前記所定期間以降は前記第 1 の制御方法を用いて前記等化特性を制御することを特徴とする請求項 1 9 記載の再生装置。

【請求項 2 2】 再生された信号をイコライザにより再生処理する方法であって、

第 1 の制御方法と第 2 の制御方法とを選択的に用いて前記イコライザの等化特性を制御することを特徴とする再生方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、再生装置、及びその方法に関し、特に情報信号の等化処理に関する。

【 0 0 0 2 】

【従来の技術】

この種の装置として、従来、画像信号や音声信号をデジタル信号として磁気テープに記録再生するデジタル V T R が知られている。

【 0 0 0 3 】

デジタル V T R においては、再生された信号をイコライザにより等化処理することで、記録再生系における信号の劣化や、テープの種類による特性のばらつきなどを補償している。これにより、エラーの少ない再生信号を得ることができる。

【 0 0 0 4 】

また、再生信号中のエラー率に基づいてイコライザの等化特性を制御する技術も知られている。

【 0 0 0 5 】

【発明が解決しようとする課題】

前述の如くエラー率に基づいて等化特性を制御する方法は有効ではあるが、このような等化制御により抑圧できるのはいわゆるランダムエラーである。

【 0 0 0 6 】

特に、エラーが少なくなり、エラー率が低下している状態では、イコライザの等化特性の影響よりもテープの欠陥によるドロップアウトの影響によるエラーの割合が支配的になってしまう。



【 0 0 0 7 】

そのため、単に一定期間のエラー率により等化特性の制御を行った場合、ドロップアウトによるエラーに基づいて等化特性を変更してしまい、かえって特性を悪くしてしまうことが考えられる。

【 0 0 0 8 】

これを避けるためには、ドロップアウトによる局所的なエラーの増加が無視できる程度まで、長い期間エラーを積算してエラー率を求める必要があり、最適な等化特性となるまで長い時間がかかってしまう。

【 0 0 0 9 】

また、等化特性を変化させて最適な特性を探す、いわゆるウォブリング法では、現状に比べてエラーが少なくなる方向はわかるものの、最適点の方向がわからないため、エラーの極小点ではあるが、最適点ではない値に制御してしまう可能性がある。

【 0 0 1 0 】

本発明は前述の如き問題点を解決することを目的とする。

【 0 0 1 1 】

また、本発明の他の目的は、良好な等化特性の制御を行う処にある。

【 0 0 1 2 】

また、本発明の更に他の目的は、最適な等化特性を迅速、かつ安定して実現する処にある。

【 0 0 1 3 】

【課題を解決するための手段】

前述の如き問題を解決し、前記目的を達成するため、本発明は、情報信号を再生する再生手段と、前記再生手段により再生された情報信号を等化する等化手段と、第1の制御方法と第2の制御方法とを選択的に用いて前記等化手段の等化特性を制御する制御手段とを備える構成とした。

【 0 0 1 4 】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を用いて詳細に説明する。以下に説

明する実施形態では、本発明を周知のデジタルVTRに適用した場合について説明する。

## 【0015】

図1は本発明が適用されるVTR100の再生系の構成を示す図である。

## 【0016】

図1において、再生回路103はテープ101の多数のトラックから回転ヘッドにより画像信号、音声信号、サブコード等の情報信号を再生し、アンプ105に出力する。アンプ105は再生回路からの再生信号を増幅し、イコライザ107に出力する。

## 【0017】

イコライザ107はアンプ105からの再生信号の電磁変換系による劣化を補償するよう波形を等化し、A/D変換器109に出力する。

## 【0018】

図2はイコライザ107の構成を示す図である。

## 【0019】

本形態のイコライザ107は、図2に示すように、振幅補正回路201及び群遅延補正回路203から構成される。振幅補正回路201は主に低域の振幅を補正する積分回路201aと、高域強調回路201bとから構成され、群遅延補正回路203は低域の群遅延の補正を行う2次のオールパスフィルタ（以下APF）203aと、高域の群遅延の補正を行う2次のAPF203bから構成される。

## 【0020】

そして、後述の如く、高域強調回路201bの特性を制御信号EQCで制御することができ、また、APF203aの特性及びAPF203bの特性をそれぞれ制御信号GDL、GDHで制御することができる。

## 【0021】

図2の振幅補正回路201及び群遅延補正回路203の構成をそれぞれ、図3(a)、図3(b)に示す。また、振幅補正回路201の等化特性を図4に示し、群遅延補正回路203の等化特性を図5に示す。

## 【 0 0 2 2 】

図 3 ( a ) の  $R_2$  の値を制御信号  $E Q C$  により制御することで、図 4 に示したように、高域成分の強調量を制御することができる。

## 【 0 0 2 3 】

また、2 次のオールパスフィルタの群遅延特性は、

$$t(f) = (f * f - f_a / Q * f + f_a * f_a) / (f * f + f_a / Q * f + f_a * f_a)$$

で表せ、 $Q$ 、 $f_a$  を調整することで目標とする群遅延特性を実現できる。

## 【 0 0 2 4 】

例えば、2 次の  $A P F$  では、

$$f_a = \sqrt{1/LC} * (1/2\pi)$$

$$Q = (f_a \times CR)$$

となり、 $L C R$  を調整することで  $f_a$ 、 $Q$  の変更が可能となる。

## 【 0 0 2 5 】

図 6 に、あるテープ、ヘッドの組み合わせで図 3 の  $R_2$ 、 $R_b$ 、 $R_c$  を変化させたときのエラーレートの様子を示す。 $R_2$ 、 $R_b$ 、 $R_c$  の最適値はテープ、ヘッドの特性により異なり、エラーレートを最小とするためには、これらテープ、ヘッドの特性に合わせて等化特性を制御する必要がある。

## 【 0 0 2 6 】

図 7 に正しい等化特性で等化された信号のアイパターンと等化誤差が大きい場合のアイパターンの様子を示す。

## 【 0 0 2 7 】

等化特性が最適である場合には、図 7 ( a ) のようにデータ検出点において、データは  $-1$ 、 $1$  に近い値をとる。これに対し、等化特性が最適でなく、等化誤差が大きい時には図 7 ( b ) のようにアイパターンが乱れ、データ検出点においては  $-1$ 、 $1$  から離れた値となる。

## 【 0 0 2 8 】

このようにイコライザ 1 0 7 により等化された再生信号は  $A/D$  変換器 1 0 9 により 1 サンプル複数ビットのデジタル信号に変換され、 $P L L$  1 1 1 及び  $P R$  4 デコーダ 1 1 3 に出力される。

## 【 0 0 2 9 】

PLL 1 1 1 は A / D 変換器 1 0 9 からのデジタル信号に位相同期したクロックを発生し、A / D 変換器 1 0 9 に出力する。A / D 変換器 1 0 9 はこの PLL 1 1 1 からのクロックに応じてイコライザ 1 0 7 からの再生信号をサンプリングし、1 サンプル複数ビットで量子化する。

## 【 0 0 3 0 】

また、PR 4 デコーダ 1 1 3 は A / D 変換器 1 0 9 からの再生信号に対して PR 4 のデコード処理を施し、評価回路 1 1 5 及びビタビデコーダ 1 2 3 に出力する。

## 【 0 0 3 1 】

本形態では、テープ 1 0 1 に記録されている信号は記録時のデジタル変調処理として、パーシャルレスポンスクラス 4 (以下 PR 4) のプリコード処理が施されて記録されている。PR 4 デコーダ 1 1 5 はこの記録時に施された PR 4 プリコード処理に対応する復調処理である PR 4 のデコード処理を行う。

## 【 0 0 3 2 】

PR 4 デコーダ 1 1 3 の構成を図 8 に示す。

## 【 0 0 3 3 】

図 8 において、A / D 変換器 1 0 9 からの再生信号は入力端子 8 0 1 から入力し、ラッチ 8 0 3 及び 8 0 5 により 2 クロック分遅延され、減算器 8 0 7 に出力される。減算器 8 0 7 は入力端子 8 0 1 からの再生信号とラッチ 8 0 5 からの 2 クロック分遅延された信号との差を求め、出力端子 8 0 9 に出力する。

## 【 0 0 3 4 】

PR 4 デコーダ 1 1 5 からの再生信号は評価回路 1 1 5 及びビタビデコーダ 1 2 3 に出力される。

## 【 0 0 3 5 】

評価回路 1 1 5 は後述の如くイコライザ 1 0 7 の特性を評価し、その結果をイコライザ制御回路 1 1 7 に出力する。

## 【 0 0 3 6 】

イコライザ制御回路 1 1 7 は評価回路 1 1 5 から出力される評価値と、後述の

誤り訂正回路 1 2 7 からのエラーフラグとに基づき、アンプ 1 0 5 のゲイン及び、イコライザ 1 0 7 に対する制御信号 E Q C、G D L 及び G D H の値を制御する。

#### 【 0 0 3 7 】

また、ビタビデコーダ 1 2 1 は周知のビタビアルゴリズムを用いて P R 4 デコーダ 1 1 3 の出力から 1 サンプル 1 ビットのデジタル信号を検出し、メモリ 1 2 5 に出力する。誤り訂正回路 1 2 7 は記録時に付加されたパリティデータを用いてメモリ 1 2 5 に記憶された再生信号に誤り訂正復号処理を施して再生信号中のエラーを訂正し、訂正不能なエラーがあった場合にその旨を示すエラーフラグを発生してイコライザ制御回路 1 1 7 に出力する。

#### 【 0 0 3 8 】

信号処理回路 1 2 3 は誤り訂正処理が終了した再生信号をメモリ 1 2 5 から読み出し、再生画像信号、再生音声信号について記録時符号化処理に応じた復号処理を施して出力する。本形態のデジタル V T R では画像信号や音声信号を符号化して記録再生しており、信号処理回路 1 2 3 はこれら画像信号や音声信号を復号する復号回路を含む。

#### 【 0 0 3 9 】

システムコントローラ 1 1 9 は操作スイッチ 1 2 1 による指示に応じてイコライザ制御回路 1 1 7 及び V T R 1 0 0 の各部の動作を制御する。

#### 【 0 0 4 0 】

次に、本形態におけるイコライザ 1 0 7 の等化特性の制御動作について説明する。

#### 【 0 0 4 1 】

図 9 はイコライザ制御回路 1 1 7 の制御動作を示すフローチャートである。

#### 【 0 0 4 2 】

システムコントローラ 1 1 9 より再生開始の指示があると、1トラック毎に図 9 のフローが実行される。再生が開始すると、イコライザ制御回路 1 1 7 内の C P U は再生トラック数をカウントするための変数 P B t r a c k を 0 にリセットし、不図示のヘッドスイッチパルスに応じて図 9 のフローを実行する。

## 【 0 0 4 3 】

フローがスタートすると、まず、前述のPBtrackが0であるかを判別し（S 9 0 1）、0であった場合にはイコライザ 1 0 7 の変数EQC、GDL及びGDHをそれぞれ所定の初期値にリセットする（S 9 0 3）。

## 【 0 0 4 4 】

次に、再生トラック数PBtrackが所定の値nを越えたか否かを判別し（S 9 0 5）越えていない場合にはエラーフラグを用いずに等化特性を制御する方法である制御アルゴリズムAを選択し、等化特性の制御を行う（S 9 0 7）。また、再生トラック数がnを越えている場合にはエラーフラグを用いて等化特性を制御する方法である制御アルゴリズムBを選択し、等化特性の制御を行う（S 9 0 9）。

## 【 0 0 4 5 】

そして、PBtrackに1を加えてフローを抜ける（S 9 1 1）。

## 【 0 0 4 6 】

このような図9によれば、再生を開始してから、nトラックの信号を再生するまでの間は制御アルゴリズムAに従って等化特性を制御し、再生期間がnトラックを越えた時点で、これ以降は再生が停止するまで制御アルゴリズムBに従って等化特性を制御する。本形態ではnを20とし、再生開始から20トラック分の信号を再生するまでは制御アルゴリズムAに従って等化特性を制御する。

## 【 0 0 4 7 】

本形態では、制御アルゴリズムAにおいては、評価回路115からの評価値に基づいて等化特性の制御を行い、制御アルゴリズムBにおいては、誤り訂正回路127からのエラーフラグに基づいて等化特性の制御を行うものである。そして、再生開始後nトラックの間評価値のみを使い、エラーフラグを用いずに等化特性を制御することで、より迅速に最適な等化特性の制御を行うようにした。

## 【 0 0 4 8 】

次に、制御アルゴリズムAにおける評価値を用いた等化特性の制御動作について説明する。

## 【 0 0 4 9 】

図7に示したように、等化特性が適正でない場合、再生信号のアイパターンが乱れ、データ検出点において、A/D変換されたデータの値が1または-1に応じた値とならなくなる。

## 【0050】

そこで、本形態では、A/D変換後のデータと、このA/D変換後のデータを2値判別したデジタルデータとの誤差の絶対値を求め、これを評価値として用い、この評価値を0に近づけるようイコライザ107の等化特性を制御する。

## 【0051】

まず、評価回路115について、詳細に説明する。

## 【0052】

図10は評価回路115の構成を示す図である。

## 【0053】

図10において、PR4デコーダ113から出力された再生信号は入力端子1001よりデコーダ1003及びラッチ1011に出力される。

## 【0054】

デコーダ1003は入力された再生信号を2値判別し、閾値よりも大きい場合に1、小さい場合に-1とするデジタルデータを出力する。

## 【0055】

デコーダ1003により検出されたデータはラッチ1007、1009により1クロック期間遅延され、乗算器1021A～1021Eに出力される。なお、乗算器1021A～1021Eはそれぞれ図10における検出回路1033A～1033Eの一部を構成しており、各検出回路1033A～1033Eは入力データの遅延量が異なるだけで動作は同様であるため、以下の説明では検出回路1033Aについてのみ説明し、他の検出回路1033B～1033Eについての説明は省略する。

## 【0056】

一方、入力端子1001から入力されたPR4信号はラッチ1011、1013、1015及び1017によりそれぞれ1クロック期間遅延され、各検出回路1033B～1033Eの乗算器1021B～1021Eに出力される。

## 【0057】

ここで、本形態では、ラッチ1011に入力されるデータ及び各ラッチ1011～1017の出力を便宜上それぞれ $D+2$ 、 $D+1$ 、 $D0$ 、 $D-1$ 、 $D-2$ と呼ぶことにする。そして、 $D0$ を時間軸の中心と考えると、ラッチ1007、1009により2クロック分遅延された検出データは $D0$ の2値検出結果であると考えることができる。

## 【0058】

乗算器1021Aはラッチ1009により2クロック分遅延された2値検出結果と入力されたPR4信号とを乗算し、加算器1023A、スイッチ1025A及びレジスタ1027Aで構成される積分回路に出力する。スイッチ1025Aは通常は図に示すように加算器1023Aの方に接続し、入力端子1019からのタイミング信号に応じて、例えば、2048クロックに1回、反対側に接続され、レジスタ1027Aの値をクリアする。

## 【0059】

また、スイッチ1029Aは通常はレジスタ1031Aの出力側に接続しているが、入力端子1019からのタイミング信号より、スイッチ1025Aに連動して2048クロックに1回レジスタ1027Aの方に接続しレジスタ1027Aの積分結果を記憶する。レジスタ1031Aはバス1035に接続されており、イコライザ制御回路117内のマイコンはスイッチ1029Aの接続タイミングとは非同期の所定のタイミングでバス1035を介してレジスタ1031Aのデータを読み出すことができる。

## 【0060】

ここで、スイッチ1025Aとスイッチ1027Aはそれぞれ2048クロック毎に切り換わり、レジスタ1031Aに積分結果を書き込んでいるが、切り替えタイミングは2048クロック以外でもよい。

## 【0061】

即ち、各スイッチを1トラック期間に1回切り換えるように制御すれば、1トラック毎に積分結果を得ることができるが、これでは、1トラックに1回だけしか等化特性を補正できず、また、積分回路を構成するレジスタのビット数も大き



くしなければならない。本形態ではPLL 1 1 1により再生信号から4 1. 8 5 M H zのクロックを得ており、2 0 4 8クロック期間を1つの単位として積分を行い、イコライザ制御回路1 1 7内のマイコンが適当なタイミングで1トラック期間に数回積分結果を見に行けるように構成している。

#### 【0 0 6 2】

これにより、1トラックを複数の部分に分割した各部分毎の信号波形の様子を監視することができ、より細かい等化特性の制御を行うことができる。

#### 【0 0 6 3】

次に、本形態における図1 0の評価回路による各検出データの意味について説明する。

#### 【0 0 6 4】

まず、検出回路1 0 3 3 Cには、デコーダ1 0 0 3で検出された検出結果が2クロック期間遅延されて入力されると共に、入力端子1 0 0 1から入力されたPR 4信号が2クロック期間遅延されて供給されているので、時間的に同じタイミングのPR 4信号と2値検出結果が供給されていることになる。

#### 【0 0 6 5】

そのため、検出回路1 0 3 3 Cは2値検出される前のPR 4信号そのものの値と2値検出結果との乗算結果を積分していることになる。この積分結果はイコライザ1 0 7により波形等化されたPR 4信号と、実際の検出結果であるデコーダ1 0 0 3との相関の度合いであり、PR 4信号のレベルそのものを反映したデータである。

#### 【0 0 6 6】

検出回路1 0 3 3 Dには2クロック遅延された検出結果と、3クロック遅延されたPR 4信号とが供給されており、検出回路1 0 3 3 Dからは、検出結果として、 $(D-1, D0) = (-1, 1)$ もしくは $(1, -1)$ の状態があったときのD-1に対応するPR 4信号のレベルを積分した結果が得られる。この検出結果はまた、イコライザ1 0 7により等化された信号のうちの $f_b/2$  ( $f_b$ はA/D変換器1 0 9のサンプリング周波数)の周波数成分のレベルを示している。

#### 【0 0 6 7】

検出回路1033Bには2クロック遅延された検出結果と、1クロック遅延されたPR4信号とが供給されており、検出回路1033Bからは、検出結果として、 $(D0, D+1) = (-1, 1)$  もしくは  $(1, -1)$  の状態があったときのD+1に対応するPR4信号のレベルを積分した結果が得られる。この検出結果はまた、検出回路1033Dの出力と同様、イコライザ107により等化された信号のうちのfb/2の周波数成分のレベルを示しているが、時間的にD0の前と後という違いがあり、これら検出回路1033B及び1033Dの出力によりイコライザ107による等化波形の様子を把握することができる。

## 【0068】

次に、検出回路1033Eには2クロック遅延された検出結果と、4クロック遅延されたPR4信号とが供給されており、検出回路1033Dからは、検出結果として、 $(D-2, D-1, D0) = (-1, *, 1)$  もしくは  $(1, *, -1)$  の状態(\*は1, 0, -1のいずれでもよい)があったときのD-2に対応するPR4信号のレベルを積分した結果が得られる。この検出結果はまた、イコライザ107により等化された信号のうちのfb/4の周波数成分のレベルを示している。

## 【0069】

また、検出回路1033Aには2クロック遅延された検出結果と、遅延されていないPR4信号とが供給されており、検出回路1033Aからは、検出結果として、 $(D+2, D+1, D0) = (-1, *, 1)$  もしくは  $(1, *, -1)$  の状態(\*は1, 0, -1のいずれでもよい)があったときのD+2に対応するPR4信号のレベルを積分した結果が得られる。この検出結果はまた、イコライザ107により等化された信号のうちのfb/4の周波数成分のレベルを示しているが、時間的にD0の前と後という違いがあり、これら検出回路1033A及び1033Eの出力によりイコライザ107による等化波形の様子を把握することができる。

## 【0070】

次に、前述のような評価回路115の出力を用いたイコライザ制御回路117の動作について説明する。

## 【 0 0 7 1 】

イコライザ制御回路 1 1 7 は評価回路 1 1 5 の出力を内部のマイコンに入力し、各検出回路 1 0 3 3 A ～ 1 0 3 3 E の出力に基づいてイコライザ 1 0 7 の等化状況を判定する。そして、この判定結果によりイコライザ 1 0 7 に対する制御信号 E Q C , G D L 及び G D H の値及び、アンプ 1 0 5 のゲインを変更する。この構成により最適な等化特性を実現する。

## 【 0 0 7 2 】

実際にテープから信号を再生しながら、イコライザ 1 0 7 の各制御信号 E Q C , G D L 及び G D H の値を変更した際に、評価回路 1 1 5 の各検出回路 1 0 3 3 A ～ 1 0 3 3 E に出力される検出結果の様子を図 1 1 ( a ) ～ ( c ) に示す。

## 【 0 0 7 3 】

なお、図 1 1 では、各検出回路 1 0 3 3 A ～ 1 0 3 3 E の出力をそれぞれ、 a , b , c , d , e とする。また、図 1 1 において、横軸はイコライザ 1 0 7 に出力する各制御信号 E Q C , G D L 及び G D H の電圧であり、右に行くほど電圧が高いことを示している。縦軸は評価回路 1 1 5 の各評価回路 1 0 3 3 A ～ 1 0 3 3 E の検出出力（以下評価値）を示し、中心が 0、上にいくほど値が大きいことを示している。

## 【 0 0 7 4 】

図のように、E Q C の値を上げると、図 1 1 ( a ) に示すように、特に d と b が下がる。G D H を上げると、図 1 1 ( c ) に示すように、特に a が上がり e が下がる。また、b は多少上がり、d は多少下がる。G D L を上げると、図 1 1 ( b ) に示すように、a と b が上がり、e と d が下がるのは G D H と同様であるが、G D H に比べて低域の群遅延を等化しているため、a と b の連動する度合いが G D H を制御する場合よりも大きい。

## 【 0 0 7 5 】

本形態では、評価回路 1 1 5 から出力される各評価値 a ～ c に基づき、各評価値の値が 0 となるよう制御信号 E Q C , G D L 及び G D H の値及び、アンプ 1 0 5 のゲインを制御するものである。

## 【 0 0 7 6 】

次に、このような評価回路 1 1 5 の出力によるイコライザ制御回路 1 1 7 の制御動作について図 1 2 のフローチャートを用いて説明する。

【 0 0 7 7 】

図 1 2 はイコライザ制御回路 1 1 7 内のマイクロプロセッサによる処理を説明するためのフローチャートである。

【 0 0 7 8 】

イコライザ制御回路 1 1 7 内のマイクロプロセッサにより、再生開始から 2 0 トラックまでの間、図 1 2 に示すフローが 1 トラック毎に繰り返し実行される。

【 0 0 7 9 】

まず、S 1 2 0 1 において前述の PBtrack の値を 3 で割り、その余りを変数  $i$  として求める。この  $i$  は 0, 1, 2 の値を採るが、 $i$  の値に応じてアンプ 1 0 5 及びイコライザ 1 0 7 の制御を行う (S 1 2 0 3)。従って、S 1 2 0 5 以降の処理、S 1 2 1 1 以降の処理、及び、S 1 2 2 3 以降の処理はそれぞれ 3 トラックに 1 回行われる。

【 0 0 8 0 】

$i$  が 0 であった場合、評価回路 1 1 5 から読み出した評価値  $c$  を評価する (S 1 2 0 5)。  $c$  が 0 より小さい場合には S 1 2 0 7 においてアンプ 1 0 5 のゲインを所定量上げるよう制御し、また、  $c$  が 0 より大きい場合には S 1 2 0 9 においてアンプ 1 0 5 のゲインを所定量下げるよう制御する。また、  $c$  が 0 であった場合にはアンプ 1 0 5 のゲインは変更せず、処理を終了する。

【 0 0 8 1 】

即ち、本形態では、イコライザ 1 0 7 による等化結果と検出結果との相関を示す検出回路 1 0 3 3 C の値が 0 付近にないと、他の検出回路 1 0 3 3 A, 1 0 3 3 B, 1 0 3 3 D, 1 0 3 3 E による各検出結果に誤差が生じるため、アンプ 1 0 7 のゲインを調整して前記 D 0 に対応するイコライザ 1 0 7 の出力信号のレベルを適正なレベルに合わせている。なお、本形態ではアンプ 1 0 5 のゲインを調整することでレベルを合わせているが、評価回路 1 1 5 のデコーダ 1 0 0 3 の閾値を制御することも可能であり、同様の効果をもつ。

【 0 0 8 2 】

また、 $i$  が 1 であった場合、S 1 2 1 1 において、評価回路 1 1 5 から読み出した  $b$  と  $d$  の加算結果を評価する。 $b + d$  が 0 より小さい場合、S 1 2 1 3 において E Q C の値、つまり、R 2 に与える制御信号を所定量大きくする。また、 $b + d$  が 0 より大きい場合には、S 1 2 1 5 において E Q C の値を所定量下げるよう制御し、また、0 よりも小さい場合には S 1 2 1 1 において E Q C の値を所定量下げるよう制御する。 $b + d$  の値が 0 であった場合には S 1 2 1 7 に進む。

## 【 0 0 8 3 】

次に、S 1 2 1 7 において、 $b$  と  $d$  の値を比較し、 $b$  が  $d$  よりも小さい場合には S 1 2 1 9 において G D H の値を所定量上げるよう制御し、 $b$  が  $d$  よりも大きい場合には S 1 2 2 1 において G D H の値を所定量下げるよう制御する。また、 $b$  と  $d$  の値が同じとき、そのままフローを抜ける。

## 【 0 0 8 4 】

また、 $i$  が 2 のとき、S 1 2 2 3 において  $a$  と  $e$  の値を比較する。そして、 $a$  が  $e$  よりも小さい場合には S 1 2 2 5 において G D L の値を所定量上げるよう制御し、 $a$  が  $e$  よりも大きい場合には S 1 2 2 7 において G D L の値を所定量下げるよう制御する。また、 $a$  と  $e$  の値が同じとき、そのままフローを抜ける。

## 【 0 0 8 5 】

このように評価回路 1 1 5 の出力によりイコライザ 1 0 7 の群遅延特性を制御した場合の信号波形について説明する。

## 【 0 0 8 6 】

図 1 3 はイコライザ 1 0 7 にインパルス波形を入力した場合にイコライザ特性が最適であった場合の出力信号の波形を示す図である。図 1 3 に示すように、イコライザの特性が適切である場合には、出力される波形は左右対称となる。

## 【 0 0 8 7 】

図 1 4 は等化特性が最適ではなく、 $t_0$  に対して非対称な波形となってしまう様子を示している。本形態では、G D L を制御することでイコライザ 1 0 7 の低域の群遅延特性を制御し、図 1 4 の矢印で示したように出力波形を制御している。

## 【 0 0 8 8 】

図 1 4 の  $t_0$  の前後の矢印 1 4 0 1、1 4 0 3 で示した部分のレベルはそれぞれ、評価回路 1 1 7 の評価値  $a$  及び  $e$  に対応している。また、図 1 1 (b) に示したように、GDL の値を変更することで  $a$  の値と  $e$  の値とが反対方向に変化する。従って、イコライザ 1 0 7 の低域の群遅延特性を GDL により制御することで、図 1 4 (a) あるいは (b) の如きインパルス波形を図 1 3 の如き波形に近づけることができる。

【0 0 8 9】

図 1 5 も図 1 4 と同様に等化特性が最適ではなく、 $t_0$  に対して非対称な波形となってしまう様子を示している。

【0 0 9 0】

図 1 5 の  $t_0$  の前後の矢印 1 5 0 1、1 5 0 3 で示した部分のレベルはそれぞれ、評価回路 1 1 7 の評価値  $b$  及び  $d$  に対応している。また、図 1 1 (c) に示したように、GDH の値を変更することで、 $b$  の値と  $d$  の値とが反対方向に変化する。従って、イコライザ 1 0 7 の高域の群遅延特性を GDH により制御することで、図 1 4 よりも  $t_0$  により近い時間の波形を 1 5 0 1、1 5 0 3 のように制御し、図 1 5 (a) あるいは (b) の如きインパルス波形を図 1 3 の如き波形に近づけることができる。

【0 0 9 1】

なお、図 1 4、図 1 5 では GDL、GDH による制御を説明するため、別の図面にて説明したが、実際には、図 1 1 に示したように、GDL、GDH のいずれによっても評価値  $a$ 、 $b$ 、 $d$ 、 $e$  は変化しており、また、等化された波形も図 1 4、図 1 5 の波形を合成したものが得られる。

【0 0 9 2】

このように、制御アルゴリズム A によれば、イコライザ 1 0 7 により等化処理された PR 4 信号と、評価回路 1 1 5 内のデコーダ 1 0 0 3 による検出結果とに基づいてこれらの相関を求め、その結果に基づいてイコライザ 1 0 7 の群遅延特性を制御することで、エラー率に頼ることなく、イコライザ 1 0 7 そのものの等化誤差を補償するよう制御することが可能となる。

【0 0 9 3】

つまり、等化特性を制御するためにエラー数をカウントする必要がないため、極めて迅速に等化特性の制御を行うことができ、再生開始直後から良好な等化処理を実現できる。

## 【 0 0 9 4 】

また、エラー率が極端に低い状態にあっても正確に等化特性を制御することができ、また、ドロップアウト等の物理的要因によるエラー率の変化に対して等化特性の変化を追従させることなく、本来の最適値に等化特性を制御することが可能となる。

## 【 0 0 9 5 】

次に、制御アルゴリズム B について説明する。

## 【 0 0 9 6 】

本形態では、制御アルゴリズム B においては、誤り訂正回路 1 2 7 から出力されるエラーフラグを所定数のトラック期間カウントし、このカウント値に従って最適な等化特性に制御する、いわゆる山登り制御による等化特性制御を行う。

## 【 0 0 9 7 】

また、本形態の再生信号は、1トラックの音声信号、画像信号及びサブコードを 1 4 9 個のシンクブロックに分割して記録されており、誤り訂正回路 1 2 7 はシンクブロック毎にエラーフラグを発生する。従って、1トラックで得られるエラーフラグの数は最大で 1 4 9 である。

## 【 0 0 9 8 】

また、前述のように、バーストエラーの影響をできるだけ避け、安定した等化特性の制御を行うためにはある程度の期間エラーフラグをカウントする必要がある。この期間を  $m$  とすると、本形態では  $m$  を 5 0 とし、5 0 トラック期間に得られたエラーフラグの数に基づいて等化特性を制御するものである。

## 【 0 0 9 9 】

以下、図 1 6 のフローチャートを用いて制御アルゴリズム B の等化制御動作について説明する。

## 【 0 1 0 0 】

図 1 6 はイコライザ制御回路 1 1 7 による、制御アルゴリズム B であるエラー

フラグを用いた等化特性の制御動作を示すフローチャートである。再生開始から 20トラック期間が経過し、制御アルゴリズム B による等化特性の制御が開始すると、1トラック毎に図 16 のフローが実行される。

## 【0101】

制御アルゴリズム B がスタートすると、まず、制御アルゴリズム B の開始トラックであるかを判別し (S1601)、先頭トラックである場合には、エラーフラグを積算するトラック数をカウントするための変数 trackCNT の値を 0 にセットする (S1603)。また、先頭のトラックでない場合にはそのまま S1605 に進む。

## 【0102】

次に、直前の 1トラック期間のエラーフラグの数を加算し、trackCNT の値に 1 を加え (S1605)、trackCNT の値が m、ここでは 50 となったか否かを判別する (S1607)。trackCNT が 50 に達していない場合にはそのままフローを抜ける。

## 【0103】

また、trackCNT が 50 に達していた場合、trackCNT を 0 にセットし (S1609)、等化特性の制御回数をカウントするための変数である DACnt に 1 を加える (S1611)。そして、DACnt の値を判断し、この DACnt の値に応じて、以下の如く、アンプゲイン、及び、R2、Ra、Rb の値を順次変更し、最適な等化特性になるよう制御する (S1613)。

## 【0104】

まず、DACnt の値が 0 以上 6 未満のとき、つまり、等化特性の変更回数が 0 ～ 5 回までの間は、カウントされた 50トラック分のエラー数に基づき、このエラー数が少なくなるようアンプ 105 のゲインを変更する。これを DACnt が 5 になるまで、50トラック毎に 6 回にわたって行い、アンプゲインがもっともエラーが少ない値になるよう山登り制御する (S1615)。

## 【0105】

次に、DACnt の値が 6 以上 12 未満のときには、カウントされた 50トラック分のエラー数に基づき、このエラー数が少なくなるよう R2 の値を変更する。こ



れをDAcntが11になるまで6回にわたって行い、高域強調回路201bの振幅特性がもっともエラーが少ない特性となるよう、山登り制御する(S1617)。

#### 【0106】

次に、DAcntの値が12以上18未満のときには、カウントされた50トラック分のエラー数に基づき、このエラー数が少なくなるようRbの値を変更する。これをDAcntが17になるまで6回にわたって行い、APF203aの群遅延特性がもっともエラーが少ない特性となるよう、山登り制御する(S1619)。

#### 【0107】

次に、DAcntの値が18以上24未満のときには、カウントされた50トラック分のエラー数に基づき、このエラー数が少なくなるようRcの値を変更する。これをDAcntが17になるまで6回にわたって行い、APF203bの群遅延特性がもっともエラーが少ない特性となるよう、山登り制御する(S1621)。そして、DAcntが24に達した時点で、再びDAcntを0にセットし、アンプゲインの制御に戻る(S1623)。

#### 【0108】

本形態のR2, Rb, Rcの山登り制御においては、R2, Rb, Rcの値を1回の制御について交互に±10づつ変化させ、そのときの50トラック分のエラー数を比較して、もっともエラーが少ないときのR2, Rb, Rcを選択してイコライザ107の等化特性の制御値とする。

#### 【0109】

このように、制御アルゴリズムBによれば、所定期間のエラー数(本形態では50トラック期間)に基づいてイコライザ107の等化特性を制御するため、前述の評価値を用いた制御に比べ応答が遅いが、一方、ランダムエラーに影響されず、安定した等化特性の制御を行うことができる。

#### 【0110】

以上説明したように、本実施形態によれば、再生開始からnトラック分のデータを再生する期間はエラーフラグを用いず、再生信号と2値検出結果との差分を示す評価値を用いてイコライザ107の等化特性を制御するので、再生開始直後

から最適な等化特性の制御を行うことができる。また、 $n$ トラック期間経過後はエラーフラグを用いた等化特性の制御を行うので、安定した等化特性の制御を行うことができる。

【0 1 1 1】

なお、前述の実施形態では、評価回路 1 1 5 により評価値を求めたが、例えば、評価回路 1 1 5 と同様の処理をレジスタ、マイクロプロセッサ等を用いたソフトウェア処理にて行うことも可能である。

【0 1 1 2】

なお、前述の実施形態では、 $n$ を 2 0 とし、エラーフラグのカウント期間を 5 0 トラックとしたが、これらは 2 0 または 5 0 に限らず、他の値とすることも可能である。

【0 1 1 3】

また、前述の実施形態では、図 1 2 のフローを 1 トラック毎に繰り返していたが、例えば、1 トラック期間内に複数回繰り返し行うようにしてもよい。

【0 1 1 4】

また、前述の実施形態では、本発明をデジタル V T R に対して適用した場合について説明したが、これ以外にも、データを再生し、等化処理を施すものに対して本発明を適用可能である。

【0 1 1 5】

【発明の効果】

以上説明したように、本発明によれば、装置の状態に応じた最適な等化処理を行うことができる。

【図面の簡単な説明】

【図 1】

本発明が適用される V T R の構成例を示す図である。

【図 2】

図 1 におけるイコライザの構成を示す図である。

【図 3】

図 2 のイコライザの詳細な構成を示す図である。

【図 4】

図 2 のイコライザの振幅特性を示す図である。

【図 5】

図 2 のイコライザの群遅延特性を示す図である。

【図 6】

図 2 のイコライザ各制御変数とエラーレートの関係を示す図である。

【図 7】

図 1 の装置による再生信号のアイパターンを示す図である。

【図 8】

図 1 の P R 4 デコーダの構成を示す図である。

【図 9】

図 1 の装置の等化特性の制御を説明するためのフローチャート図である。

【図 1 0】

図 1 の評価回路の構成を示す図である。

【図 1 1】

図 1 0 の評価回路の出力によるイコライザ特性の制御の様子を示す図である。

【図 1 2】

図 1 のイコライザ制御回路の動作を説明するためのフローチャートである。

【図 1 3】

図 1 のイコライザの動作を説明するための図である。

【図 1 4】

本発明の実施形態によるイコライザの制御動作を説明するための図である。

【図 1 5】

本発明の実施形態によるイコライザの制御動作を説明するための図である。

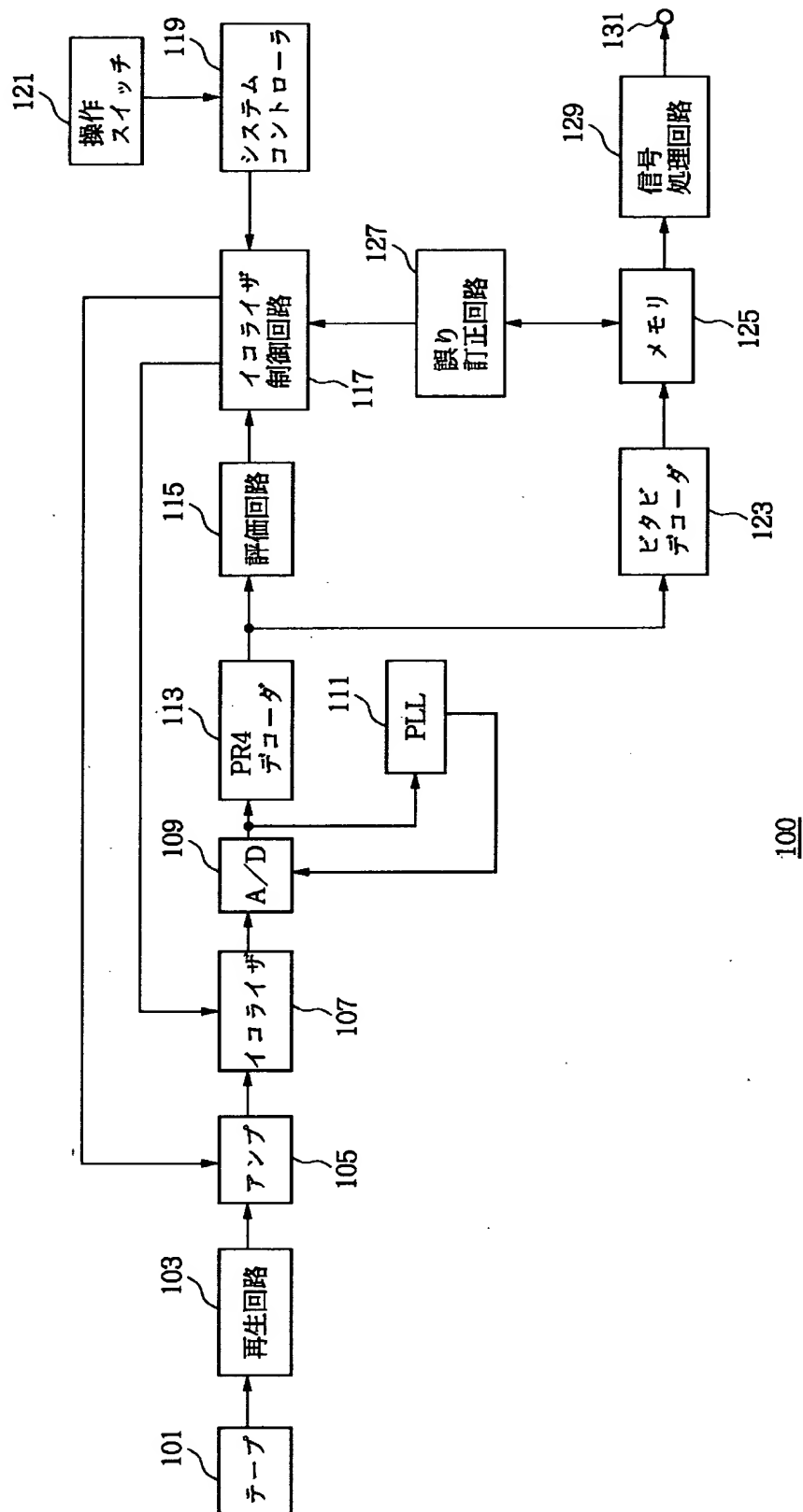
【図 1 6】

図 1 のイコライザ制御回路の他の動作を説明するためのフローチャートである。

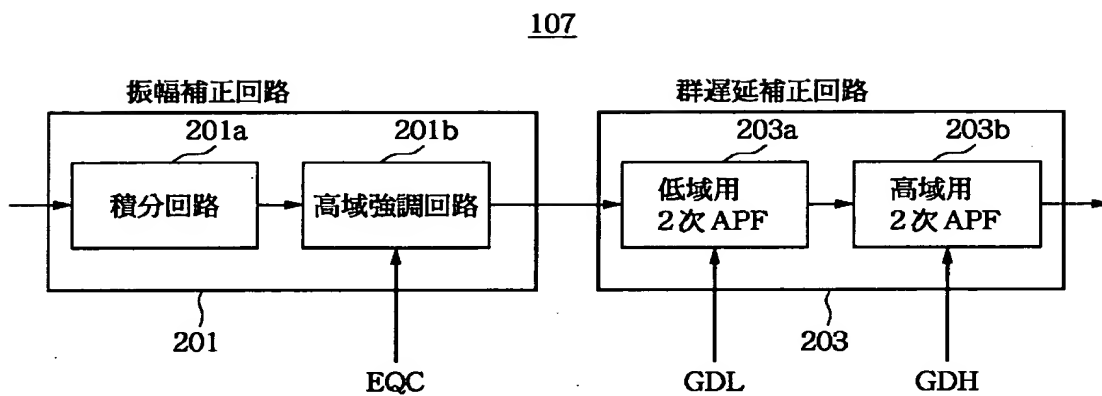
。

【書類名】 図面

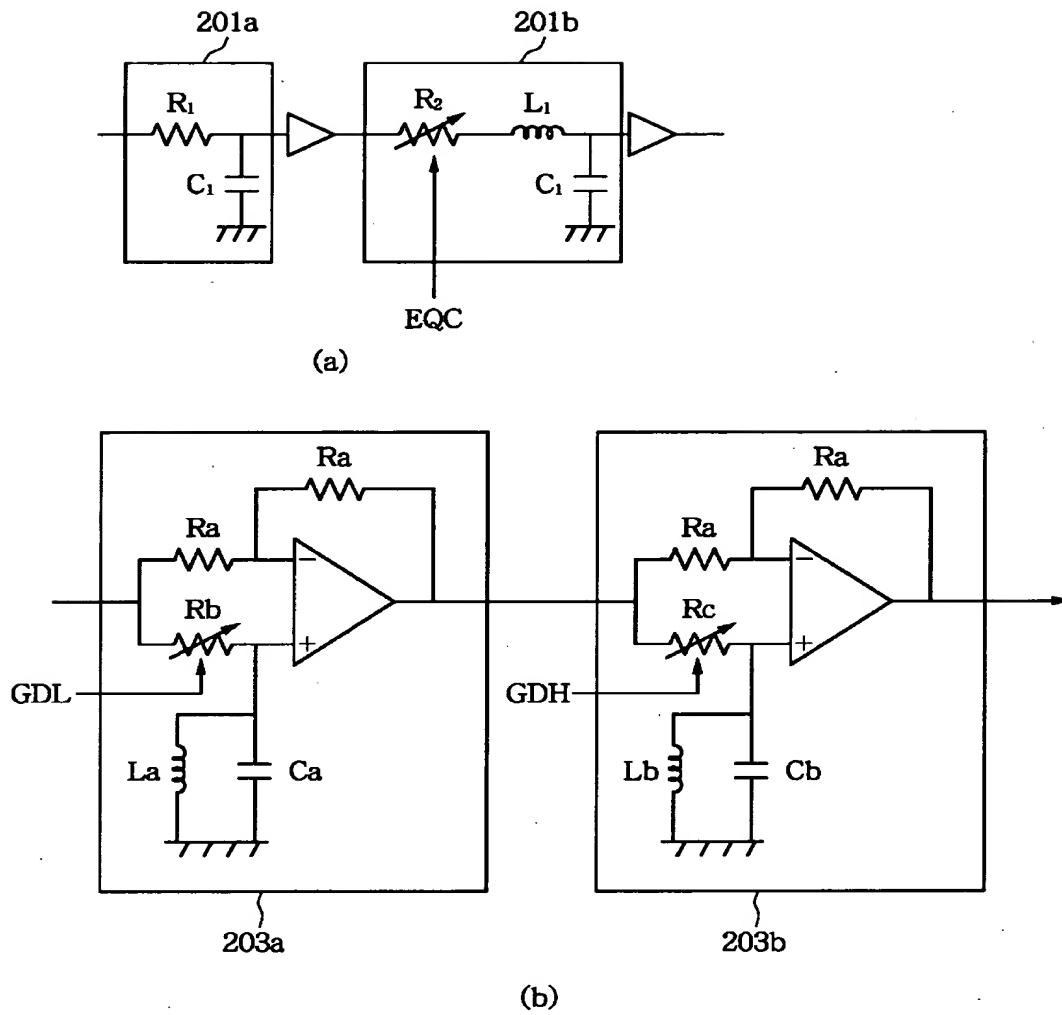
【図 1】



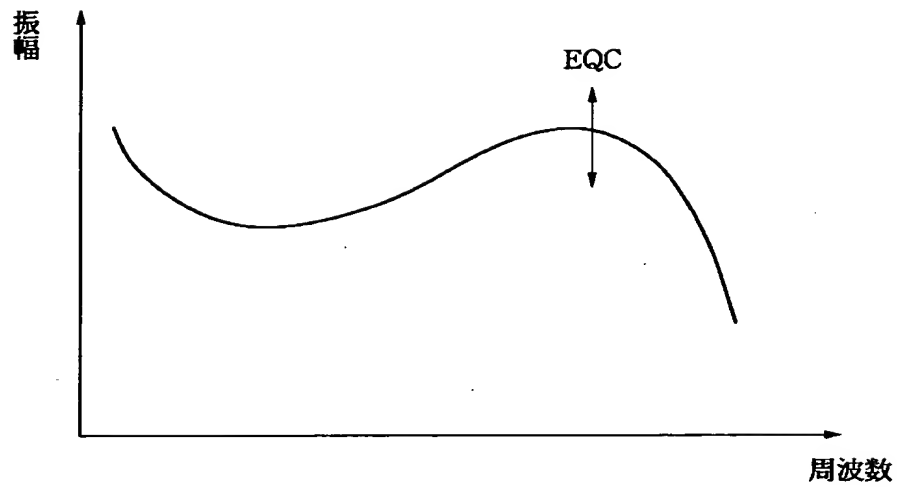
【図 2】



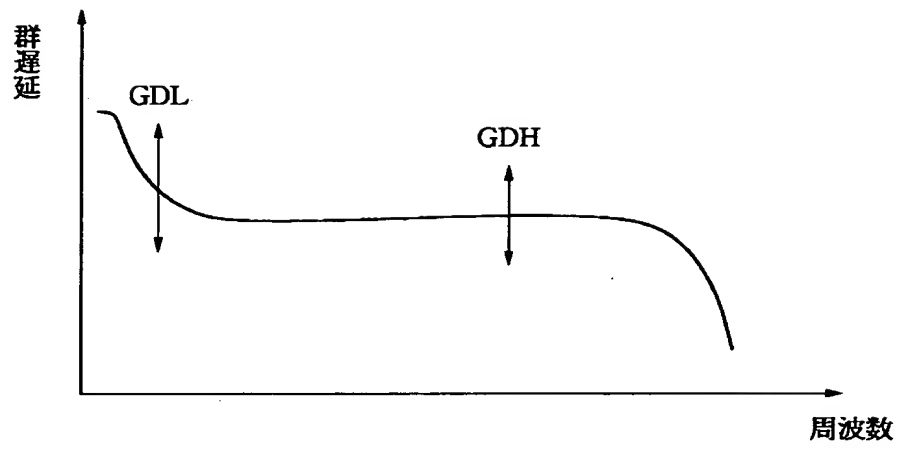
【図 3】



【図 4】

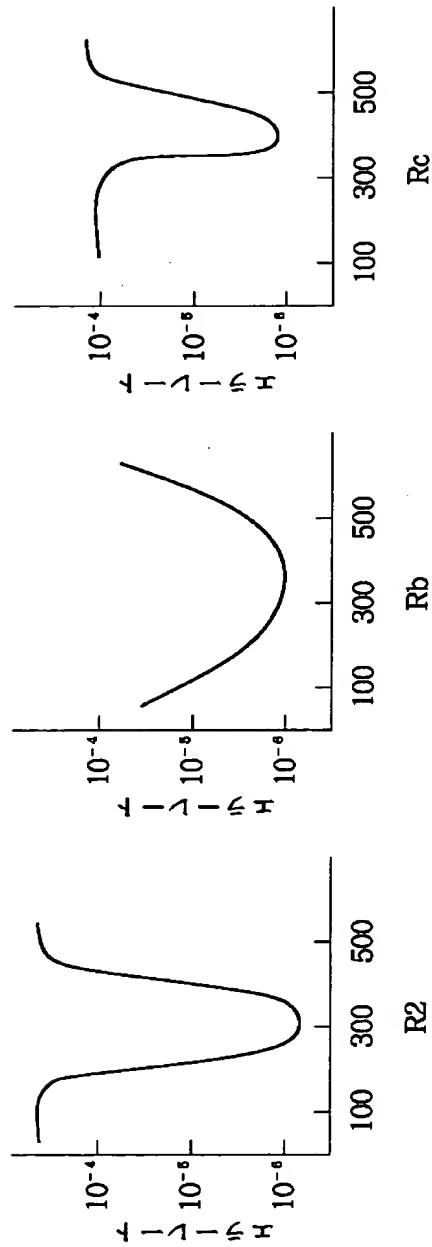


【図 5】

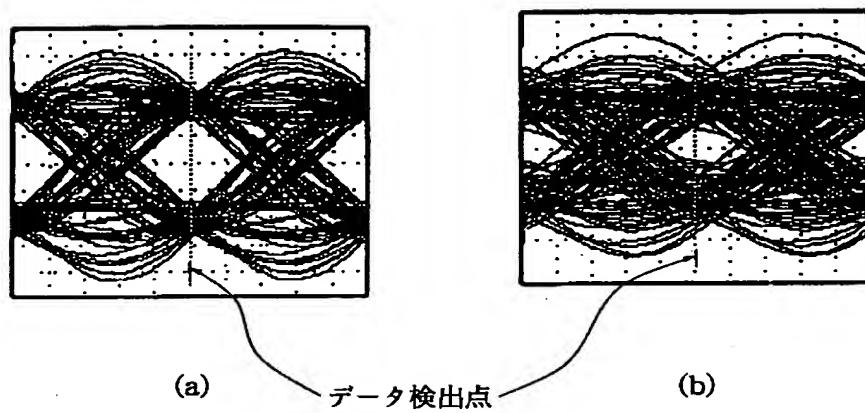




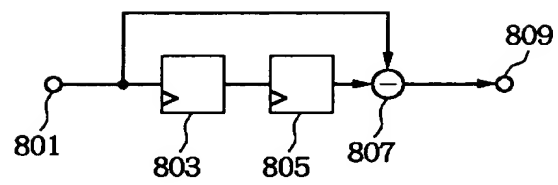
【図 6】



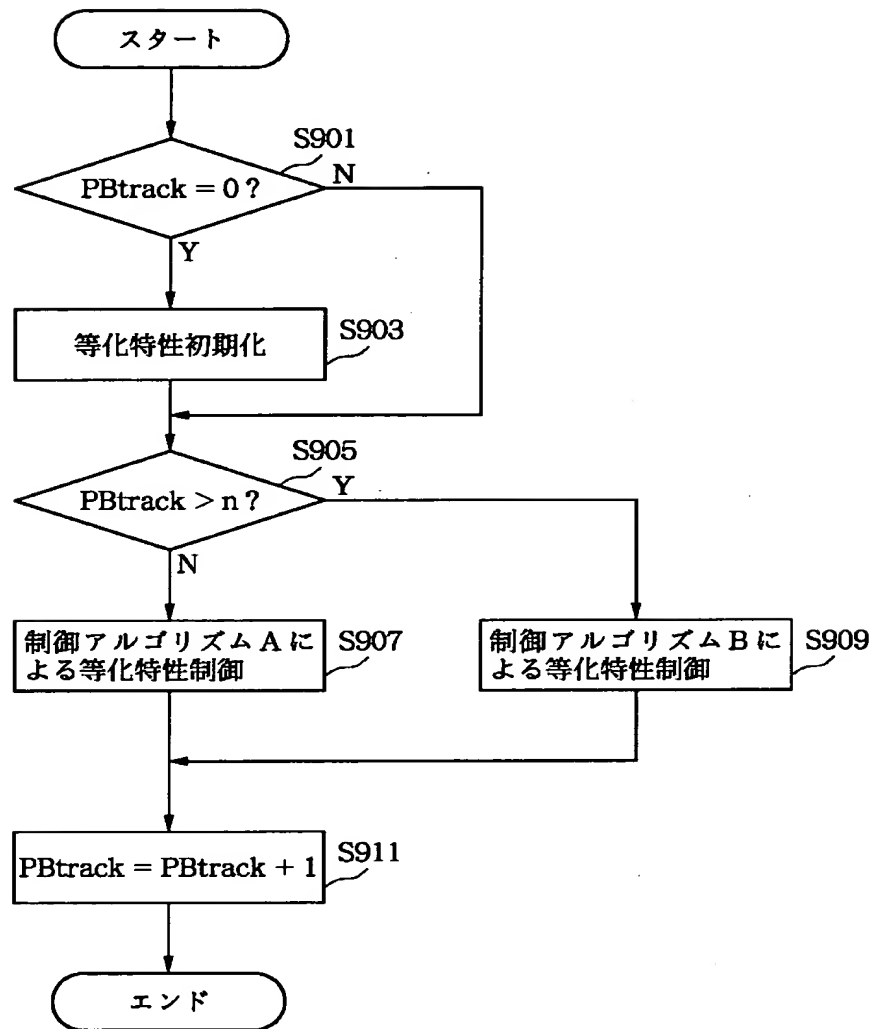
【図 7】



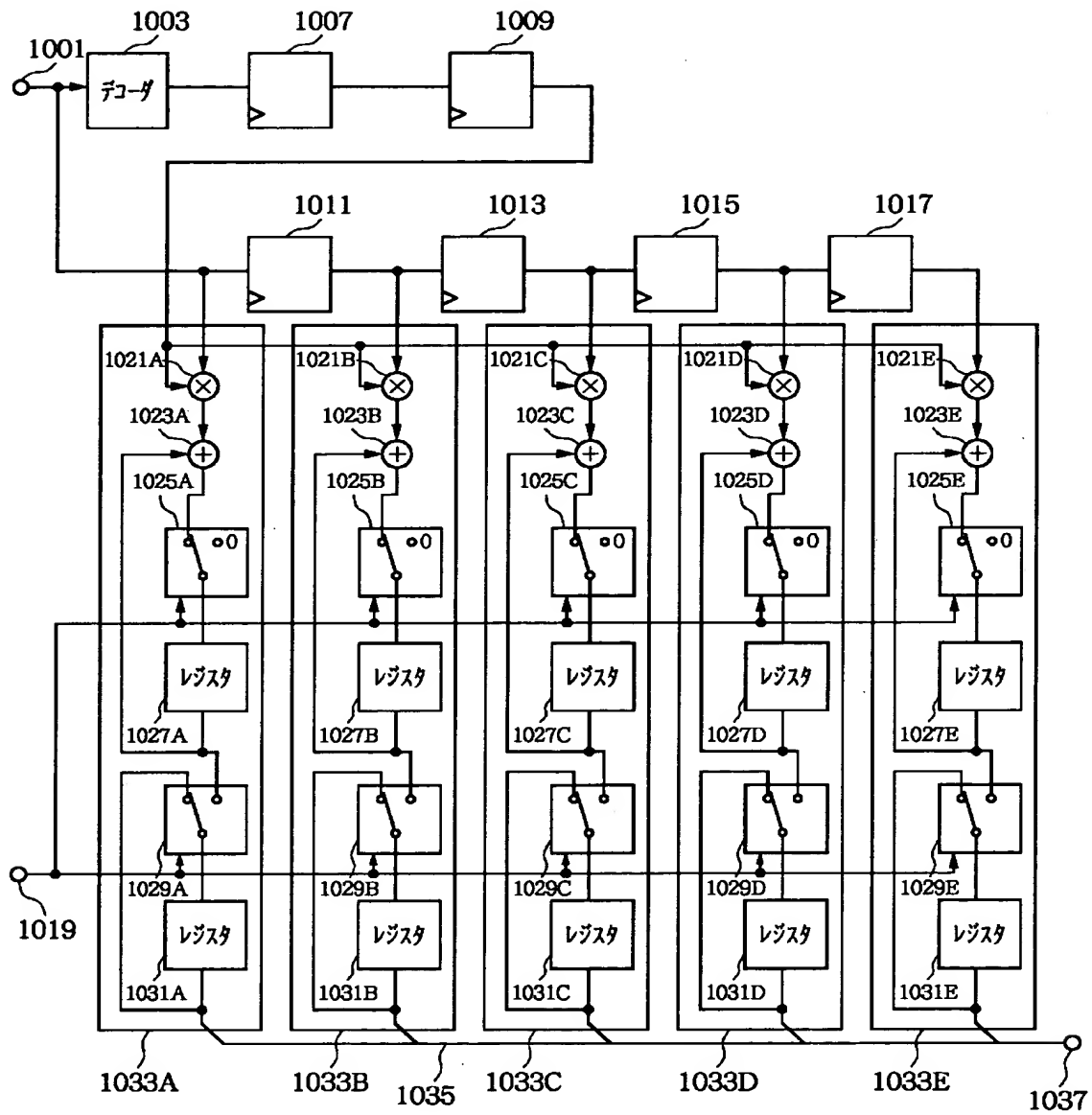
【図 8】



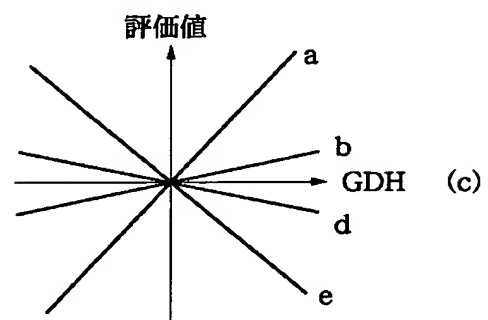
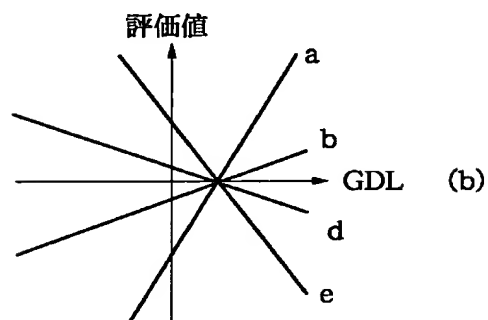
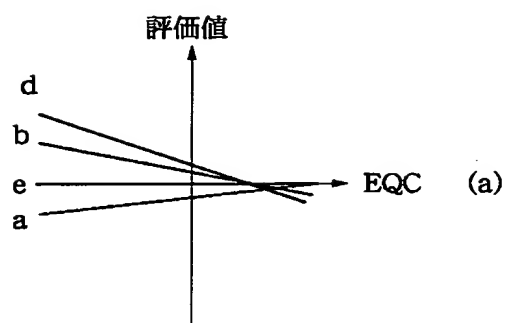
【図 9】



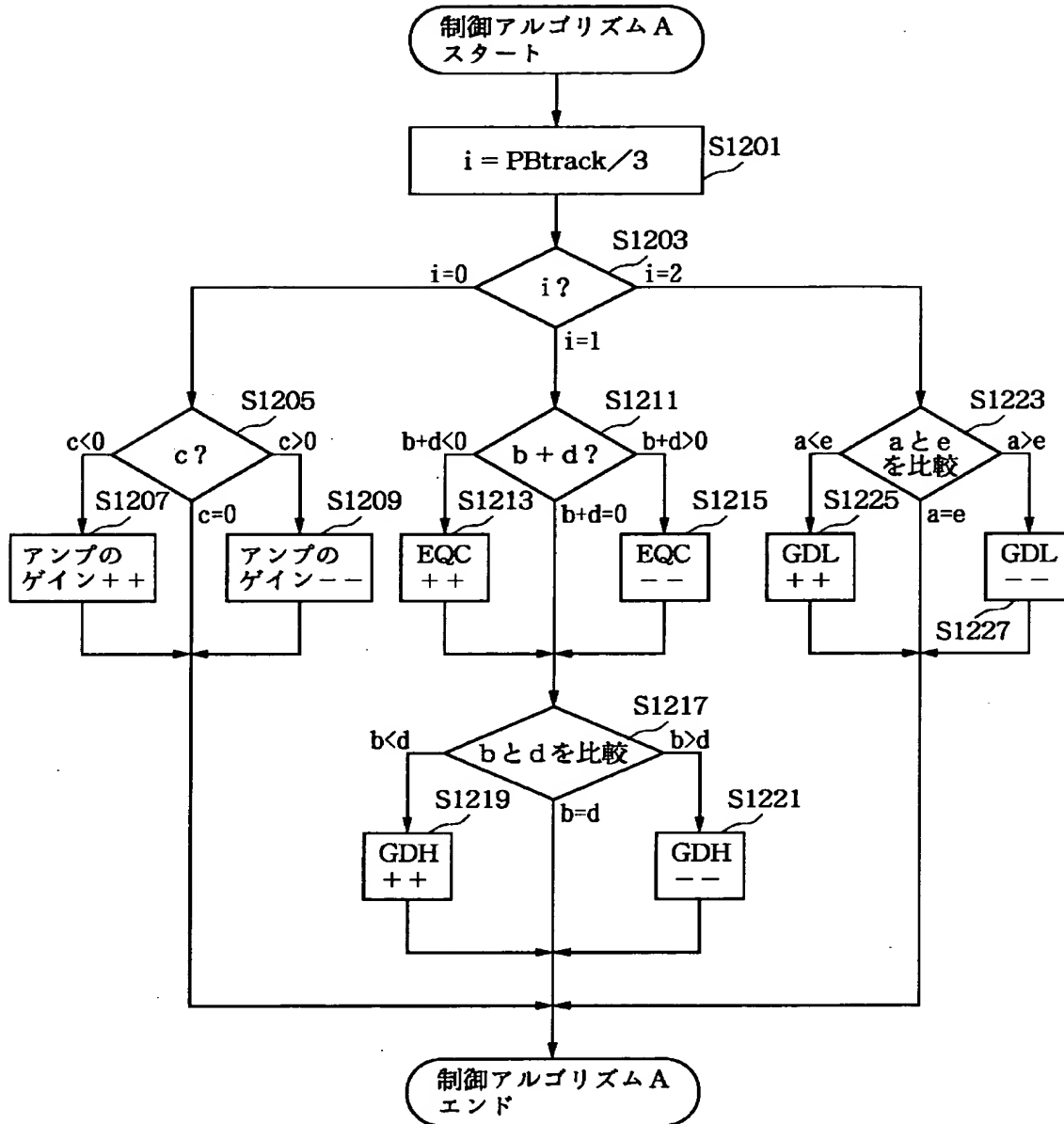
【図 10】



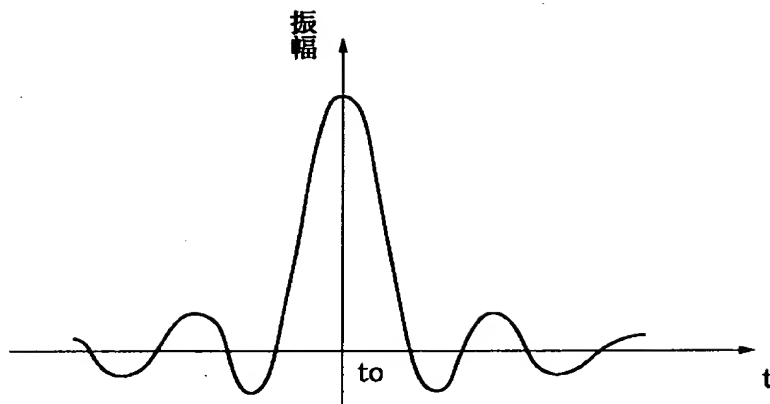
【図 1 1】



【図 12】

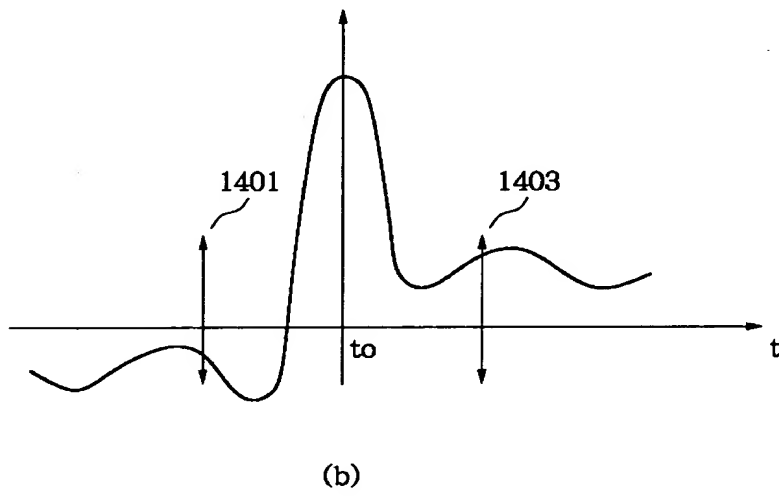
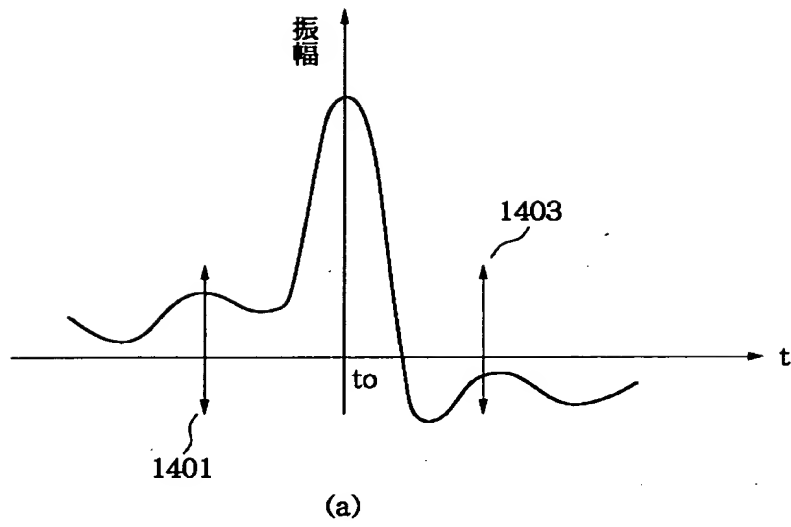


【図 1 3】

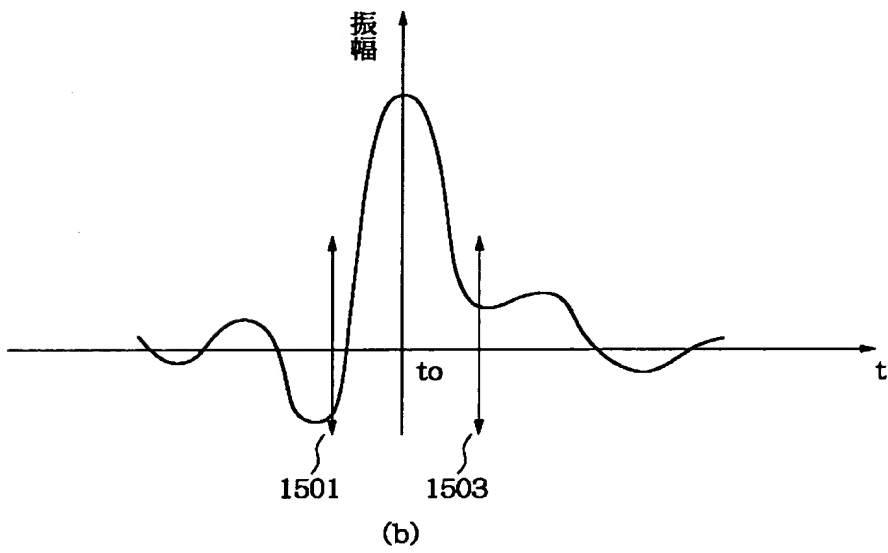
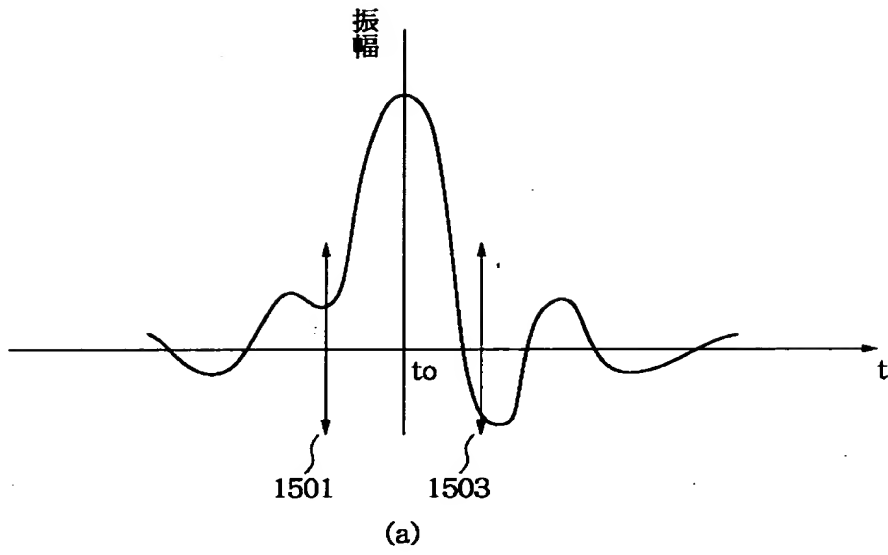




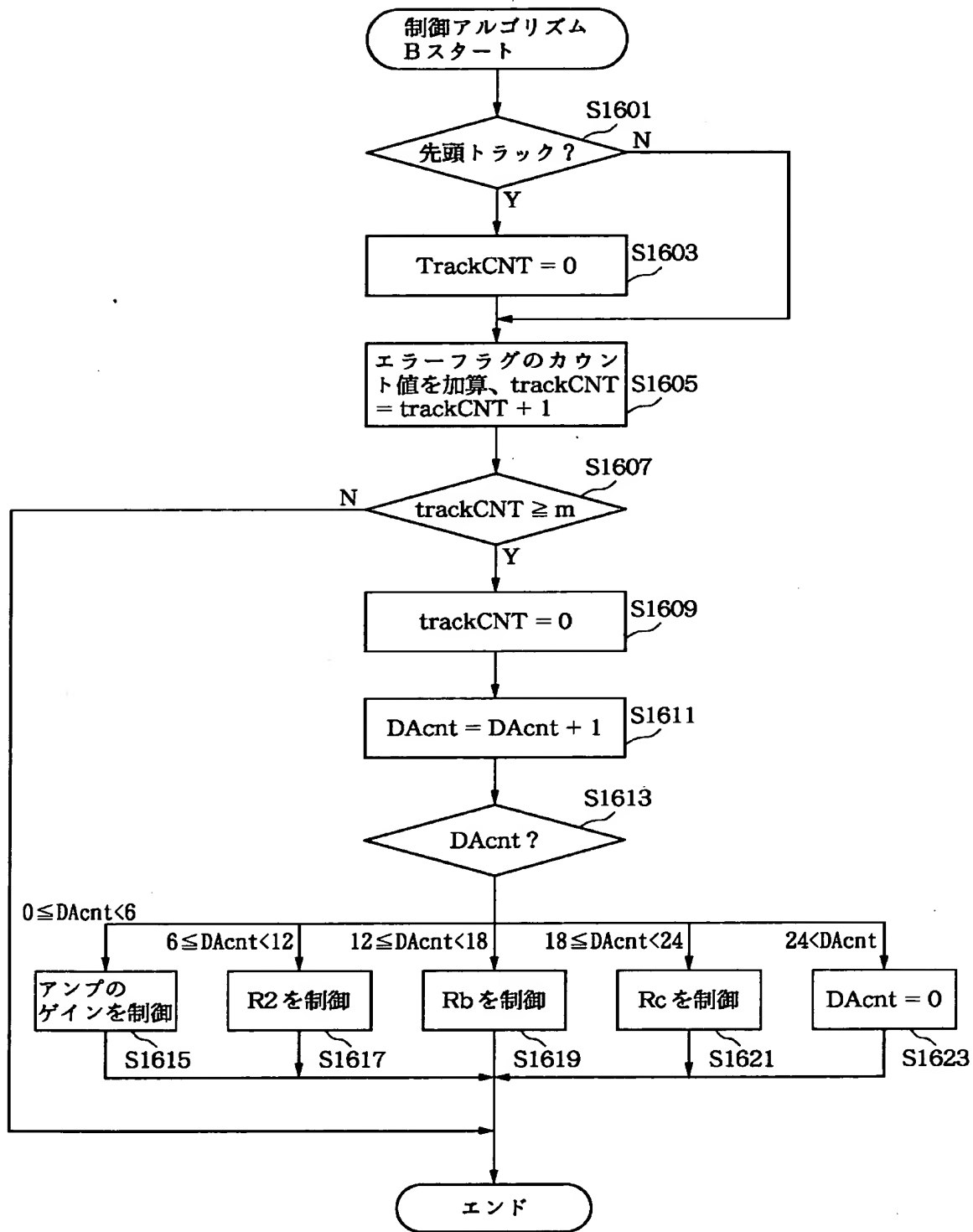
【図 1 4】



【図 15】



【図 16】



【書類名】            要約書

【要約】

【課題】    良好な等化特性の制御を行う。

【解決手段】    再生装置は、情報信号を再生する再生手段と、前記再生手段により再生された情報信号を等化する等化手段と、第 1 の制御方法と第 2 の制御方法とを選択的に用いて前記等化手段の等化特性を制御する制御手段とを備える構成とした。

【選択図】            図 1

出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日 1990年 8月30日  
[変更理由] 新規登録  
住 所 東京都大田区下丸子3丁目30番2号  
氏 名 キヤノン株式会社